

MENU

SEARCH

INDEX

DETAIL

1/1



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10126426

(43) Date of publication of application: 15.05.1998

(51) Int. Cl.

H04L 12/40

H04L 29/10

(21) Application number: 09229472

(71) Applicant:

CANON INC

(22) Date of filing: 26.08.1997

(72) Inventor:

TAKAYAMA NOBUTOSHI  
ITOU MASAMICHI

(30) Priority

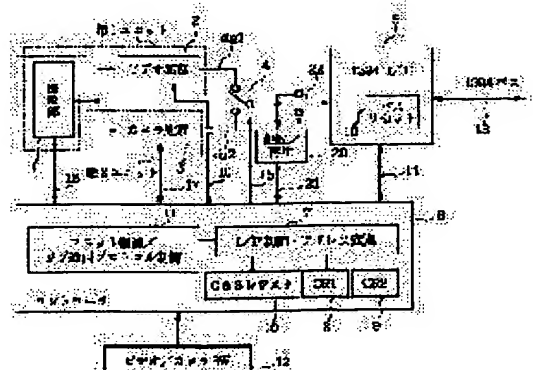
Priority number: 08225183 Priority date: 27.08.1996 Priority country: JP

(54) INTERFACE CONTROLLER, ELECTRONIC EQUIPMENT AND COMMUNICATION SYSTEM

(57) Abstract:

PROBLEM TO BE SOLVED: To select one of plural functions and one of plural sub communication protocols by storing information that shows plural function units and plural sub communication protocols as configuration ROM and selectively using them in a system.

SOLUTION: A 1st configuration ROM 8 stores node information of a 1st protocol that communicates command/status information about a moving image signal sig 1 which is acquired by a digital moving image camera and recorder which functions with the combination of an image pickup part 1 and a video processing part 2, and a 2nd configuration ROM 9 stores node information of a 2nd protocol which communicates a still picture signal sig 2 and command/status information which are acquired by a digital camera that functions with the combination of the image pickup part 1 and a camera processing part 3. Either of the configuration ROM 8 of 9 is defined as configuration ROM from a bus according to the state of electronic equipment.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-126426

(43) 公開日 平成10年(1998) 5月15日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 L 12/40  
29/10

H 0 4 L 11/00  
13/00

3 2 0  
3 0 9 B

審査請求 未請求 請求項の数26 O L (全 15 頁)

(21) 出願番号 特願平9-229472

(22) 出願日 平成9年(1997) 8月26日

(31) 優先権主張番号 特願平8-225183

(32) 優先日 平8(1996) 8月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 高山 信敏

東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

(72) 発明者 伊藤 賢道

東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

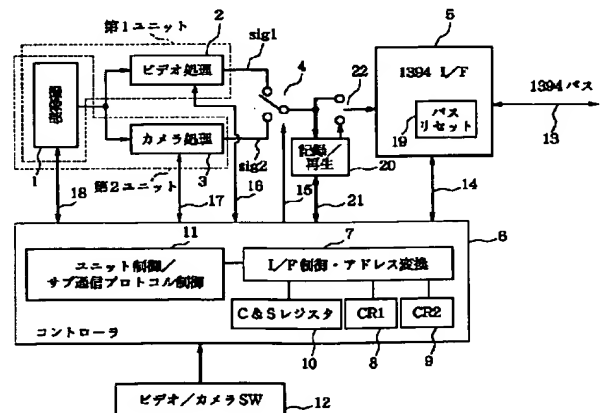
(74) 代理人 弁理士 丸島 儀一

(54) 【発明の名称】 インターフェース制御装置、電子機器、及び通信システム

(57) 【要約】

【課題】 シリアルバスインターフェースを介して様々な他のノードと通信を行う電子機器で、複数の機能もしくはサブ通信プロトコルを有し、当該複数の機能もしくはサブ通信プロトコルを示す複数の情報を格納し、これらをシステムが選択的に読み出せるようにして読み出させる情報に対応した機能もしくはサブ通信プロトコルを選択的に実行することで、用途に応じた通信がシリアルバスインターフェースを介して行える様にした。

【解決手段】 装置が複数の機能もしくはサブ通信プロトコルに対応できる状況を考慮し、用途に応じて最適な通信が行える通信システムを具現化する。



## 【特許請求の範囲】

【請求項1】 複数の機器が接続されるシリアルバスインターフェースに接続され、互いに異なる複数の機能を有する電子機器であって、

該複数の機能を示す複数の情報を記憶する記憶手段と、前記複数の機能を選択的に実行せしめるためのスイッチング手段と、

前記記憶手段に記憶された複数の機能情報を選択する選択手段と、

前記選択手段で選択された機能情報を前記インターフェースに出力可能なインターフェース制御手段とを具備することを特徴とする電子機器。

【請求項2】 前記複数の機能情報は互いに異なるアドレスが割り当てられており、前記選択手段は前記アドレスを選択することを特徴とする請求項1に記載の電子機器。

【請求項3】 前記記憶手段は更に、前記複数の機能に対応した複数のサブ通信プロトコルを示す複数のプロトコル情報を記憶し、前記インターフェース制御手段は前記インターフェース固有の基本通信プロトコルに加えて前記複数のサブ通信プロトコルを選択的に実行可能であることを特徴とする請求項1もしくは2に記載の電子機器。

【請求項4】 前記選択手段は更に前記複数のプロトコル情報を選択し、前記インターフェース制御手段は前記選択手段で選択されたプロトコル情報を前記インターフェースに出力可能であることを特徴とする請求項3に記載の電子機器。

【請求項5】 前記バスのマネージメント構造をリセットするリセット手段を具備し、前記選択手段は前記リセット手段の動作に応じて前記複数の機能情報の選択を行うことを特徴とする請求項1～4の何れかに記載の電子機器。

【請求項6】 前記シリアルバスはIEEE1394規格に準拠したインターフェースであることを特徴とする請求項1～5の何れかに記載の電子機器。

【請求項7】 複数の機器が接続されるシリアルバスインターフェースに接続される電子機器であって、

基本通信プロトコルに加え、複数のサブ通信プロトコルを実行可能なインターフェース制御手段と、

前記複数のサブ通信プロトコルを示す複数のプロトコル情報を記憶する記憶手段と、

前記複数のサブ通信プロトコルを選択的に実行せしめるためのスイッチング手段と、

記憶手段に記憶された複数のプロトコル情報を選択する選択手段とを具備し、

前記インターフェース制御手段は前記選択手段で選択された複数のプロトコル情報中の1つを前記インターフェースに出力可能であることを特徴とする電子機器。

【請求項8】 前記複数のプロトコル情報は互いに異なる

アドレスが割り当てられており、前記選択手段は前記アドレスを選択することを特徴とする請求項7に記載の電子機器。

【請求項9】 更に前記バスのマネージメント構造をリセットするリセット手段を具備し、前記選択手段は前記リセット手段の動作に応じて前記複数の機能情報の選択を行うことを特徴とする請求項7もしくは8に記載の電子機器。

【請求項10】 前記シリアルバスはIEEE1394規格に準拠したインターフェースであることを特徴とする請求項7～9の何れかに記載の電子機器。

【請求項11】 複数のノードが接続されるシリアルバスインターフェースを制御するインターフェース制御装置であって、

前記複数のノードの1つが有する複数の機能を示す複数の情報を記憶する記憶手段と、

記憶手段に記憶された複数の機能情報を選択する選択手段と、

前記選択手段で選択された複数の機能情報中の1つを前記インターフェースに出力可能な制御手段とを具備することを特徴とするインターフェース制御装置。

【請求項12】 前記複数の機能情報は互いに異なるアドレスが割り当てられており、前記選択手段は前記アドレスを選択することを特徴とする請求項11に記載のインターフェース制御装置。

【請求項13】 前記記憶手段は更に、前記複数の機能に対応した複数のサブ通信プロトコルを示す複数のプロトコル情報を記憶し、前記制御手段は前記インターフェース固有の基本通信プロトコルに加えて前記複数のサブ通信プロトコルを選択的に実行可能であることを特徴とする請求項11もしくは12に記載のインターフェース制御装置。

【請求項14】 前記選択手段は更に前記複数のプロトコル情報を選択し、前記制御手段は前記選択手段で選択されたプロトコル情報を前記インターフェースに出力可能であることを特徴とする請求項11～13の何れかに記載のインターフェース制御装置。

【請求項15】 前記シリアルバスはIEEE1394規格に準拠したインターフェースであることを特徴とする請求項11～14の何れかに記載のインターフェース制御装置。

【請求項16】 複数のノードが接続されるシリアルバスインターフェースを制御するインターフェース制御装置であって、

基本通信プロトコルに加え、複数のサブ通信プロトコルを実行可能な制御手段と、

前記複数のサブ通信プロトコルを示す複数のプロトコル情報を記憶する記憶手段と、

前記複数のサブ通信プロトコルを選択的に実行せしめるためのスイッチング手段と、

記憶手段に記憶された複数のプロトコル情報を選択する  
選択手段とを具備、

前記制御手段は前記選択手段で選択された複数のプロト  
コル情報中の 1 つを前記インターフェースに出力可能で  
あることを特徴とするインターフェース制御装置。

【請求項 17】 前記複数のプロトコル情報は互いに異  
なるアドレスが割り当てられており、前記選択手段は前  
記アドレスを選択することを特徴とする請求項 16 に記  
載のインターフェース制御装置。

【請求項 18】 前記シリアルバスは IEEE 1394  
規格に準拠したインターフェースであることを特徴とす  
る請求項 16 もしくは 17 に記載のインターフェース制  
御装置。

【請求項 19】 複数の機器が接続されるシリアルバス  
インターフェースに接続される電子機器であって、  
基本通信プロトコルに加え、複数のサブ通信プロトコル  
を実行可能なインターフェース制御手段と、  
前記複数のサブ通信プロトコルを選択的に実行せしめる  
ためのスイッチング手段と、  
前記複数のサブ通信プロトコルを示す複数のプロトコル  
情報を他の機器から選択的に読み出す選択手段とを具備  
することを特徴とする電子機器。

【請求項 20】 前記複数のプロトコル情報は互いに異  
なるアドレスが割り当てられており、前記選択手段は前  
記アドレスを選択することを特徴とする請求項 19 に記  
載の電子機器。

【請求項 21】 前記シリアルバスは IEEE 1394  
規格に準拠したインターフェースであることを特徴とす  
る請求項 19 もしくは 20 に記載の電子機器。

【請求項 22】 複数のノードが接続されるシリアルバ  
スインターフェースを制御するインターフェース制御装  
置であって、  
基本通信プロトコルに加え、複数のサブ通信プロトコル  
を実行可能な制御手段と、  
前記複数のサブ通信プロトコルを選択的に実行せしめる  
ためのスイッチング手段と、  
前記複数のサブ通信プロトコルを示す複数のプロトコル  
情報を前記複数のノードの 1 つから選択的に読み出すこ  
との可能な選択手段とを具備することを特徴とするイン  
ターフェース制御装置。

【請求項 23】 前記複数のプロトコル情報は互いに異  
なるアドレスが割り当てられており、前記選択手段は前  
記アドレスを選択することを特徴とする請求項 22 に記  
載のインターフェース制御装置。

【請求項 24】 前記シリアルバスは IEEE 1394  
規格に準拠したインターフェースであることを特徴とす  
る請求項 22 もしくは 23 に記載のインターフェース制  
御装置。

【請求項 25】 複数の機器がシリアルバスインターフ  
ェースに接続されてなる通信システムであって、該複数

の電子機器の 1 つは、

互いに異なる複数の機能と当該複数の機能を示す複数の  
情報を記憶する記憶手段と、

前記複数の機能を選択的に実行せしめるためのスイッ  
チング手段と、

前記記憶手段に記憶された複数の機能情報を選択する選  
択手段と、

前記選択手段で選択された複数の機能情報中の 1 つを前  
記インターフェースに出力可能なインターフェース制御  
手段とを具備し、

該複数の電子機器の他の 1 つは前記選択手段で選択され  
た機能情報に応じて動作可能であることを特徴とする通  
信システム。

【請求項 26】 複数の機器がシリアルバスインターフ  
ェースに接続されてなる通信システムであって、該複数  
の電子機器の 1 つは、

基本通信プロトコルに加え、複数のサブ通信プロトコル  
を実行可能なインターフェース制御手段と、

前記複数のサブ通信プロトコルを示す複数のプロトコル  
情報を記憶する記憶手段と、

前記複数のサブ通信プロトコルを選択的に実行せしめる  
ためのスイッチング手段と、

記憶手段に記憶された複数のプロトコル情報を選択する  
選択手段とを具備し、

前記インターフェース制御手段は前記選択手段で選択され  
た複数のプロトコル情報中の 1 つを前記インターフェ  
ースに出力可能であると共に、

該複数の電子機器の他の 1 つは前記選択手段で選択され  
たプロトコル情報に応じて動作可能であることを特徴と  
する通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はインタフェース制御  
装置、電子機器及び通信システムに関し、特に、シリア  
ルバスインタフェースを用いてデジタルデータを通信す  
るシステム、当該システムを用いてデジタルデータの通  
信を行う電子機器及び当該システムを制御する制御装置  
に関するものである。

【0002】

【従来の技術】近年、マルチメディア技術の発展に伴  
い、1 つのデジタル I/F (インターフェース) バスシ  
ステムを介して、様々な種類の情報のデータを様々な形  
態で様々な通信プロトコルに乗せて伝送することが可能  
になってきている。

【0003】また、1 つの通信プロトコルに対応した装  
置がその内部に複数の機能ユニットを持ち、それぞれの  
ユニットに対して、外部からの制御または外部との情報  
のやり取りを行うことも可能となってきた。なお、  
この種のデジタル I/F バスシステムとして、IEEE  
1394 シリアルバスが挙げられる。

【0004】

【発明が解決しようとする課題】上記IEEE1394シリアルバスにおいては、様々な機能を持ったノードの存在に対応するべく、IEEE1394に共通のプロトコルに加えて、各機能によって異なる通信プロトコルを持つのが一般的である。ここで、本命最初においては例えば、このIEEE1394シリアルバス等のシリアルバス毎に固有で、機能によらず共通のプロトコルを基本プロトコル、上記各機能によって異なるプロトコルをサブ通信プロトコルと呼ぶことにする。

【0005】即ち、デジタルI/Fバスの基本バスシステムの基本プロトコルに対応したデジタル情報の通信であっても、各ノード端子(I/F端子)に定義されるサブ通信プロトコルが通信相手のそれに対応し、さらに送られたデータ形態を利用できる形態に変換する手段が相手側に必要となるのが一般的である。

【0006】そして、上記サブ通信プロトコルは、装置または内蔵のユニットのジャンル(カテゴリー)によって個別に規格化されるのが一般的であるため、各ノードは単一のサブ通信プロトコルに対応した装置とするのが一般的であった。

【0007】また、装置内に複数の機能を持つがそれらが同時に動作できない構成や、アタッチメントの装着などによってユニット構成または装置(ノード)そのものの動作やサブ通信プロトコルが変化するような構成の場合は、デジタルI/Fバスから見たときの装置の定義(ノード情報の定義)が困難であった。

【0008】更に、単一の機能のみを有する装置であっても、その装置が画像入力装置である場合には、入力画像の通信先での利用法が異なったりするため、表示、記録、プリント等の利用方法毎に異なるサブ通信プロトコルを用いてやるのが望ましい。更に、機能、利用方法共に共通であっても、製造メーカー毎に異なるサブ通信プロトコルが用意される状況も考慮しなければならない。

【0009】本発明は斯かる背景下になされたものであって、デジタルインターフェースの様々な利用方法や様々な機能を有するノードの存在を考慮した通信システムを構築することを目的とする。

【0010】本発明の他の目的は、上述の如きインターフェースを介して様々な他のノードと通信を行うことのできる電子機器もしくはインターフェース制御装置を提供するところにある。

【0011】

【課題を解決するための手段】斯かる目的下において、本発明の1つの実施態様による電子機器は、複数の機能を有し、当該複数の機能を示す複数の情報を格納し、これらをシステムが選択的に読み出せるようにして読み出せる情報に対応した機能を選択的に実現したので、各機能に適した通信がデジタルインターフェースを介して行える。

【0012】また、本発明の1つの実施態様によるインターフェース制御装置は、複数の機能を有する電子機器と共に用いられ、当該複数の機能を示す複数の情報を格納し、これらをシステムが選択的に読み出せるようにして読み出させる情報に対応した機能を電子機器にて選択的に実現させるようにしたので、各機能に適した通信を当該電子機器に行わしめることが可能となった。

【0013】また、本発明の他の実施態様による電子機器もしくはインターフェース制御装置は複数の機能を示す情報もしくは複数の補助通信プロトコルを示す情報が記憶されている機器から、これらを選択的に読み出すことによって、システムが用途に応じて最適な通信することができるようにした。

【0014】更に、本発明の通信システムは、複数の機能を有する電子機器に当該複数の機能を示す複数の情報を格納し、これらを選択的に読み出すことにより、読み出した情報に対応した機能を電子機器にて選択的に実現させるとともに、最適な通信を行うことが可能となった。

20 【0015】

【発明の実施の形態】以下、本発明をその実施形態を用いてのみ図面に基づいて説明する。

【0016】まず最初に、以下に説明する実施形態の前提となるシステム、すなわち、IEEE1394-1995シリアルバス(以下1394シリアルバス)によって複数の電子機器を接続し、これらの電子機器間で通信を行うシステムに関して説明する。

【0017】一般的に、デジタルビデオテープレコーダ(以下、VTRという)やデジタルテレビジョン受像器(以下、TVという)等の各種デジタル機器をデジタルバスで接続し、これらの電子機器間でデジタルデータや制御データを多重して送受する通信システムとして、1394シリアルバスを用いた通信システムが考えられている。

【0018】以下、1394シリアルバスについて簡単に説明する。

【0019】図1に1394シリアルバスを用いて構成されるネットワーク・システムの例を示す。このシステムは機器A、B、C、D、E、F、G、Hを備えており、A-B間、A-C間、B-D間、D-E間、C-F間、C-G間、及びC-H間をそれぞれ1394シリアルバスのツイスト・ペア・ケーブルで接続されている。この機器A~Hは例としてPC、デジタルVTR、DV D、デジタルカメラ、ハードディスク、プリンタ、モニタ等である。

【0020】各機器間の接続方式は、ディジーチェーン方式とノード分岐方式とを混在可能としたものであり、自由度の高い接続が可能である。

【0021】また、各機器は各自固有のIDを有し、それぞれが認識し合うことによって1394シリアルバス

で接続された範囲において、1つのネットワークを構成している。各デジタル機器間をそれぞれ1本の1394シリアルバスケーブルで順次接続するだけで、それぞれの機器が中継の役割を行い、全体として1つのネットワークを構成するものである。また、1394シリアルバスの特徴でもある、Plug & Play機能でケーブルを機器に接続した時点で自動で機器の認識や接続状況などを認識する機能を有している。

【0022】また、図1に示したようなシステムにおいて、ネットワークからある機器が削除されたり、または新たに追加されたときなど、自動的にバスリセットを行い、それまでのネットワーク構成をリセットしてから、新たなネットワークの再構築を行なう。この機能によって、その時々ネットワークの構成を常時設定、認識することができる。

【0023】またデータ転送速度は、100/200/400Mbpsと備えており、上位の転送速度を持つ機器が下位の転送速度をサポートし、互換をとるようになっている。

【0024】データ転送モードとしては、コントロール信号などの非同期データ（アシンクロナスデータ：以下Asyncデータ）を転送するアシンクロナス転送モード、リアルタイムなどビデオデータやオーディオデータ等の同期データ（アイソクロナスデータ：以下Isoデータ）を転送するアイソクロナス転送モードがある。このAsyncデータとIsoデータは各サイクル（通常1サイクル125μs）の中において、サイクル開始を示すサイクル・スタート・パケット（CSP）の転送に続き、Isoデータの転送を優先しつつサイクル内で混在して転送される。

【0025】図2は1394シリアルバスの構成を機能的に示す模式図である。

【0026】図示の様に、1394シリアルバスは全体としてレイヤ（階層）構造で構成されている。図2に示したように、最も物理的な構成要素が1394シリアルバスのケーブルであり、そのケーブルのコネクタが接続されるコネクタポートがあり、その上にはハードウェアとしてフィジカル・レイヤとリンク・レイヤがある。

【0027】ハードウェア部は実質的なインターフェースチップの部分であり、そのうちフィジカル・レイヤは符号化やコネクタ関連の制御等を行い、リンク・レイヤはパケット転送やサイクルタイムの制御等を行なう。

【0028】ファームウェア部のトランザクション・レイヤは、転送（トランザクション）すべきデータの管理を行ない、データの読出しや書込みといった命令を出す。シリアルバスマネージメントは、接続されている各機器の接続状況やIDの管理を行ない、ノード制御、ネットワークの構成を管理する部分である。

【0029】後述するバス・マネージャやアイソクロナス・リソース・マネージャの機能はこのシリアルバスマ

ネージメントに含まれる。このハードウェアとファームウェアまでが1394シリアルバスの基本的な構成要素である。即ち、上記トランザクション・レイヤまでのファームウェアで、前述した1394シリアルバスの基本プロトコルが構築されている。

【0030】さて、一方、ソフトウェア部のアプリケーションレイヤは、上述したサブ通信プロトコルによって定められたソフトウェアで構成されており、各ソフトウェアによって異なる。即ち、このアプリケーションレイヤは1394シリアルバス上にどのようなデータをのせて通信を行うかを規定する。

【0031】次に、図3を用いて1394シリアルバスのアドレッシングについて説明する。図3に示す様に1394シリアルバスに於てはIEEE1212の規則に従った64ビットの幅のアドレス空間を規制する。64ビットのアドレスのうち最初の10ビットはバスIDと呼びバスの識別に使用する。次の6ビットはノードIDと呼び各機器の識別に使用する。残りの48ビットが各機器固有に使用できるアドレス空間である。

【0032】上記48ビットのアドレス空間は更に20ビットと28ビットに分けられ、その最初の20ビットが“FFFFFFFF<sub>16</sub>”で示される部分がレジスタスペースであり、各機器間の情報交換に使用される。

【0033】レジスタスペースの最初の512バイトは周知のCSRアーキテクチャの核となる部分があり、次の512バイトとしてのシリアルバスのレジスタがある。これらの部分の具体的な内容については周知であるので詳しい説明は省略するが、これらとこれに続く1024バイトのコンフィグレーションROM及びユニットスペースの一部が各機器に実装される。

【0034】ここで、コンフィグレーションROMは各ノードの機能を表わすために、例えば図4に示す如く構成される。図中オフセットアドレス（offset address）として示すのは、“FFFFFFFF00000000”からの相対位置であり、コンフィグレーションROMは“FFFFFFFF00004000”から配置される。

【0035】ここで、バスインフォメーションブロック（図中Bus\_info\_blockで示す）には機器の供給会社を示す会社ID等のデータ、ルートディレクトリ（図中、Root\_directory）には各ノードの固有情報と次のユニットディレクトリ（図中Unit Directory）の格納位置が示されている。ユニットディレクトリには各機器の機能を示すデータ及び対応可能なサブ通信プロトコルを示すデータ等が階層的に配される。

【0036】以下、本発明を適用した通信システムの例について説明する。

【0037】図5は本発明を適用した通信システムの一例を示す。

【0038】図5に示すシステムでは、デジタル機器としてPC（パーソナルコンピュータ）、TV、VTRおよび動画及び静止画撮影機能を有するカメラ&レコーダ（以下、CAMという）を備えており、CAMとTVとの間、TVとPCとの間およびPCとVTRとの間は、上記1394シリアルバスで接続されている。なお、上述の各デジタル機器は、1394シリアルバス上のデジタルデータおよび制御データの中継する機能を有している。

【0039】また、1394のためのケーブルは3組のシールド付き対線を備えている。各組の対線は、プロトコル信号転送用やデータ転送用に用いられるとともに、電力供給用にも用いられるようになっており、システム中に電源オフされた機器があってもシステム全体が動作し得るように構成されている。

【0040】上述の各機器のうち、例えばVTRの基本的構成は、デッキ部、チューナ部、ユーザインタフェースである操作部、表示部、全体の動作制御や通信時のパケットの作成、アドレス保持等を行うマイコン、1394シリアルバスに対するデジタルインタフェース（デジタルI/F）および上記デッキ部とチューナ部とデジタルI/Fとを切り換えるスイッチ部を備えて構成されている。また、TVの基本構成は、上述のようなVTRの基本構成のうちの表示部とデッキ部の代わりにモニタ部とアンプ部が設けられ、CAMの場合は、チューナ部の代わりにカメラ部が設けられている。PCに於ては、CPUと操作部、表示部及び画像処理部を有し、他の機器と同様にスイッチ部とデジタルI/Fを有する。

【0041】また、上述の1394においては、図6に示すように所定の通信サイクル（125 $\mu$ s）で通信が行われる。ビデオデータやオーディオデータのような時間軸を持ったデータは、一定のデータレートで転送帯域が保証されたアイソクロノス（同期）通信によって通信され、制御コマンドのような制御データは、必要に応じて不定期にアシンクロナス（非同期）通信される。

【0042】このような通信においては、各通信サイクルの始めにサイクル・スタート・パケットがあり、それに続いてアイソクロノス通信のためのパケットを送信する期間が設定される。

【0043】また、アイソクロノス通信のためのパケットにチャンネル番号を付けることにより、複数チャンネルのアイソクロノス通信を同時に行うことができる。例えば、CAMからVTRへの通信にチャンネル1を割り付けると、CAMは、サイクル・スタート・パケットの直後にチャンネル番号1のアイソクロノス通信パケットをバス上に送出する。一方、VTRは、バス上のパケットを監視してチャンネル番号が付されたパケットを取り込むことによって、CAMとVTRとの間でアイソクロノス通信が実行される。

【0044】同様に、TVからPCへのパケットにチャ

ネル番号2を割り付けると、チャンネル番号1のパケットの後でチャンネル番号2のパケットがバス上に送出されることによりTVとPCとの間でアイソクロノス通信が実行され、チャンネル1とチャンネル2とのアイソクロノス通信が並行して行われる。

【0045】そして、各通信サイクル中で、すべてのアイソクロノス通信パケットの送信が完了した後で、次のサイクルパケットまでの期間がアシンクロナス通信に使用される。

【0046】引き続きバスシステムが動作可能となるためのバスマネージメントについて説明する。

【0047】バスマネージャとなる装置は、はじめにネットワーク構造と全ノードの接続状態とを把握し、各ノードIDの定義やアイソクロノス通信の制御を行うことにより、バス通信のコントロールを行う。

【0048】上述のような通信システムにおいては、電源投入時や、新たなデジタル機器を接続した際および機器を切り離れた際に、その接続形態に応じて各機器（ノード）に対してノードID（図5における#0、#1、#2、#3の物理アドレス）を上記マイコン内のメモリに記憶されたアドレスプログラムおよびアドレステーブルに基づく以下の手順によって割り付けて、トポロジを自動設定する。

【0049】以下、このノードIDの割り付け手順を簡単に説明するが、この手順は、システムの階層構造の決定、各ノードに対する物理アドレスの付与から成る。

【0050】ここでは、上記各デジタル機器に関して、TVをノードA、CAMをノードB、PCをノードC、VTRをノードDとする。

【0051】まず、各ノードは、P1394シリアルバスによって自己が接続された相手ノードに対して相手が自分の親であることを互いに伝達し合う。このとき先に相手に伝達した方を優先して、最終的にこのシステムにおける各ノード間の親子関係、すなわち、システムの階層構造および他のノードに対して子にならないノードであるルートノードが決定される。

【0052】具体的には、図5でノードDがノードCに対して相手が親であることを伝達し、ノードBがノードAに対して相手が親であることを伝達する。また、ノードAがノードCに対して相手が親であることを伝達するとともに、ノードCがノードAに対して相手が親であることを伝達した場合には、先に相手に伝達した方を優先し、ノードCによる伝達の方が早ければノードAをノードCの親とする。この結果、ノードAは他のいずれのノードに対しても子になることがなく、この場合にはルートノードとなる。

【0053】このように各デジタル機器の親子関係が決定された後に、物理アドレスの付与が行われる。この物理アドレスの付与は、基本的には親ノードが子ノードに対してアドレス付与を許可し、更に各子ノードがポート

番号の若い方に接続された子ノードから順にアドレス付与を許可することによって行われる。

【0054】図5の例で上述のように親子関係が決定された場合には、まずノードAがノードBに対してアドレス付与を許可し、この結果ノードBは自己に物理アドレス#0を付与する。そして、このことをバス上に出送することにより、「物理アドレス#0は割当済」であることを他のノードに通知する。

【0055】次に、ノードAがノードCに対してアドレス付与を許可すると同じくノードCの子であるノードDにアドレス付与を許可する。この結果、ノードDは自己に物理アドレスとして#0の次の物理アドレスである#1を付与し、このことをバス上に出送する。

【0056】その後、ノードCは自己に物理アドレス#2を付与してこのことをバス上に出送し、最後にノードAが自己に物理アドレス#3を付与してこのことをバス上に出送する。

【0057】次に、データ転送の手順について説明する。

【0058】上述のような物理アドレスが付与されることによってデータ転送が可能となるが、P1394シリアルバスでは、データ転送に先立って上記ルートノードによりバス使用権の調停が行われる。

【0059】各ノードは、データ転送を行いたいときには自己の親ノードに対してバス使用権を要求し、この結果としてルートノードが各ノードからのバス使用権の要求を調停する。その結果、バス使用権を得たノードはデータ転送を始める前に伝送速度の指定を行い、100Mbpsか200Mbpsまたは400Mbpsかを送信先ノードに通知する。

【0060】その後、アイソクロノス通信の場合には、送信元ノードは、サイクル・マスタであるルートノードが上記通信サイクルに同期して送出するサイクル・スタート・パケットを受信した後、直ちに指定したチャネルでデータ転送を開始する。なお、上記サイクル・マスタは、上記サイクル・スタート・パケットをバス上に出送するとともに、各ノードの時刻合わせを行う。

【0061】一方、コマンド等の制御データの転送を行うアシンクロナス通信の場合には、各通信サイクル内の同期転送が終了した後にアシンクロナス通信のための調停が行われ、送信元ノードから送信先ノードへデータ転送が開始される。

【0062】図7は、本発明の電子機器の一実施形態である図5中のカメラ&レコーダ(CAM)の詳細な構成を示すシステムブロック図である。

【0063】図7において、1はレンズ、CCDや、撮像基本回路などから構成される撮像部で、画像の撮像と、撮像した画像の輝度、色調整等のカメラ部信号処理を行う。撮像部1で処理された画像情報は、ビデオ処理部2またはデジタルカメラ処理部3にそれぞれに適した

形で出力する。

【0064】2はビデオ処理部であり、撮像部1からの映像情報のデジタル化及び、映像データの圧縮処理としてDVCフォーマットの圧縮方式やMP EG方式等の所定のアルゴリズムに基づいた符号化処理を施す。また伝送に適した形式への変換等の処理も行う。

【0065】3はデジタルカメラ処理部であり、撮像部1からの画像情報のデジタル化、及び画面のサイズやサンプリング等の調整の為に画像処理、及び画像データの圧縮処理としてJ PEG方式に基づいた符号化処理を施す。また伝送に適した形式への変換等の処理も行う。

【0066】4はスイッチ回路であり、ビデオ処理部2からの動画画像信号s i g 1とカメラ処理部3からの静止画像信号s i g 2とをスイッチングして、スイッチ22を介して何れかの画像信号を1394シリアルバスI/F回路5に出力できる。この1394シリアルバスI/F回路5は、1394シリアルバス13のリセット回路19を含む。

【0067】また、ビデオ処理2からの映像と、デジタルカメラ処理部3からの画像は1394バスでの伝送の他、記録/再生手段20にて記録、または再生することもできる。また、ここで再生したデータを、1394バスから伝送するようにしてもよい。記録/再生手段20は記録用媒体および、記録動作、再生動作に用いる装置等を含んだ構成である。

【0068】6はシステムコントロール回路(コントローラ)であり、マイコンやメモリ等で構成されている。このコントローラ6内の構成において、7はI/F制御及びアドレス変換回路であり、1394I/F回路5により1394バス13で通信されるデータの中のノード情報とコマンドやステータス情報とを、コントローラ6と1394I/F回路5との間で情報交換するためのものである。

【0069】8は前述したコンフィグレーションROMとしての第1のコンフィグレーションROM(CR1)であり、撮像部1とビデオ処理部2との組合わせで機能するデジタル動画カメラ&レコーダ(第1ユニット)により得られる動画画像信号s i g 1に関するコマンド/ステータス情報とを1394バス13で通信する第1プロトコルのノード情報を格納している。このノード情報は、装置がこの状態にある時の望ましいノード情報として、あらかじめ第1のコンフィグレーションROM8に生産時に書き込んでおく。

【0070】9は第2のコンフィグレーションROM(CR2)であり、撮像部1とカメラ処理部3との組合わせで機能するデジタルカメラ(第2ユニット)により得られる静止画像信号s i g 2と、それに関するコマンド/ステータス情報とを1394バス13で通信する第2プロトコルのノード情報を格納している。このノード情報は、装置がこの状態にある時の望ましいノード情報

として、あらかじめ第2のコンフィグレーションROM 9に生産時に書き込んでおく。

【0071】10は上記第1ユニットと第2ユニットとのどちらの場合でも使用するコマンド&ステータスレジスタ(C&Sレジスタ)であり、ユニット制御情報を格納するレジスタである。11は制御部であり、C&Sレジスタ10内のコマンドに従って第1ユニットおよび第2ユニットの動作を制御するとともに、サブ通信プロトコルの制御を行う。

【0072】以上の1394シリアルバスI/F回路5およびコントローラ6により本実施形態のインタフェース制御装置が構成される。

【0073】また、12はビデオ/カメラスイッチ手段であり、1394バス13から見た本実施形態による電子機器の動作を、デジタル動画画像カメラ&レコーダ(第1ユニット)なのかデジタル静止画像カメラ&レコーダ(第2ユニット)なのかを選択する。

【0074】14は1394I/F回路5の制御信号とコマンド/ステータス関連信号、15はスイッチ回路4の制御信号、16はビデオ処理部2の制御信号、17はカメラ処理部3の制御信号、18は撮像部1の制御信号、21は記録再生部20の制御信号である。

【0075】図8は、1394バス13から見たときの本機器のノード情報を示す図であり、コンフィグレーションROMと、ユニット制御用のコマンドレジスタおよびステータスレジスタとのメモリ配置を示したものである。図示の如く、本実施例では第1、第2のコンフィグレーションROM8、9(CR1、CR2)を持つ。

【0076】即ち、本実施形態の場合は、電子機器の状態(デジタル動画画像カメラ&レコーダとしての使用なのかデジタル静止画像カメラ&レコーダとしての使用なのか)によって第1、第2のコンフィグレーションROM8、9のどちらか一方をバスからコンフィグレーションROMとして定義できる。なお、いずれのコンフィグレーションROM8、9を用いる場合も、コマンドレジスタとステータスレジスタは、共通エリアのRAM(C&Sレジスタ10)が利用される。

【0077】図9は、1394基本通信プロトコルで転送されるデータパケットの箱に、デジタルビデオレコーダ(第1ユニット)とデジタルカメラ(第2ユニット)との各サブ通信プロトコルで転送されるデータの配置を示したものである。どちらのパケットも、IEEE1394シリアルバスの基本通信プロトコルに対応したパケットヘッダが付き、Payload エリアにそれぞれのサブ通信プロトコルに従ったデータが付加されている。

【0078】以下、図7~図9を用いて、本実施形態によって1つの電子機器がデジタル動画画像カメラ&レコーダからデジタル静止画像カメラ&レコーダへ変化するための動作を説明する。

【0079】図7に示した構成の本実施形態の電子機器

は、最初はデジタル動画画像カメラ&レコーダとして動作し、第1のコンフィグレーションROM(CR1)8に格納している第1のサブ通信プロトコルに関するノード情報を1394シリアルバスI/F回路5を介して1394バス13に乗せて、他のノードと通信を行っているものとする。

【0080】このときビデオ処理部2により得られる圧縮動画画像信号sig1は、DVCフォーマットのSDフォーマットに準拠したデータ即ち、デスクリフトコサイン変換後、可変長符号化したデータであり、サブコードデータやAUXデータが付いたビデオトラックに対応した形式の信号である。このような動画信号sig1が、スイッチ回路4を介してアイソクロナス通信モードで1394I/F回路5から送信される。

【0081】同時に、アシンクロナス通信モードでは、このデジタルビデオ動画画像カメラ&レコーダの制御用コマンドとステータス情報とが通信される。受信コマンドは、C&Sレジスタ10に記憶される。制御部11は、この記憶された受信コマンドに基づいて、制御信号16によりビデオ処理部2をコントロールしている。

【0082】この状態では、デジタル静止画像カメラ&レコーダユニット(第2ユニット)は1394シリアルバス13から見えていない。この場合1394シリアルバスI/F回路5は、例えば、他のデジタルビデオ装置と通信してダビング端子として利用することができる。このとき使用されるサブ通信プロトコルは、IEEE1394AV/Cプロトコルである。

【0083】これに対して、ユーザが本実施形態の電子機器をデジタル静止画像カメラ&レコーダ装置として使用する場合、例えば、図示しないパソコンへのデジタル画像取り込み手段として使用する場合、パソコンと通信するプロトコルは、上記AV/Cぶろとこるとは異なる静止画用サブ通信プロトコルが利用される。

【0084】ここで、AV/Cプロトコル、デジタルカメラ用プロトコルについて概要を説明する。

【0085】図10(A)にAV/Cプロトコルでのアイソクロナスパケットの構成を、図10(B)にデジタル静止画用プロトコルでのアイソクロナスパケットの構成を示す。

【0086】AV/Cプロトコルは周知のサブ通信プロトコルであり、1394アイソクロナスデータ転送を利用したリアルタイムのデータ転送プロトコルと、アイロクロナスデータフロー制御について規定している。リアルタイム転送の為、AV/CプロトコルではCommon Isochronous Packet(CIP)が規定されており、図10(A)のようにアイソクロナスパケットのデータ部にCIPとリアルタイム(AV)データが格納される構成となっている。

【0087】AV/Cプロトコルのソースパケットの長さは各種装置ごとに固定長であり、ソースパケットを

1、2、4または8個のデータブロックに分割して、複数のアイソクロナスパケットとして送り、受け側ではこの分割されたパケットをもとに戻すときにCIP内のタイムスタンプフィールドを用いて、リアルタイムデータを復元する。

【0088】また装置が起動しているときは、送るデータが無いときでもパケットヘッダーと、CIPヘッダーだけの空パケットが送られる。

【0089】またAV/CプロトコルではIEEE1394バス上の装置を制御する為にFCP (Function Control Protocol) が用意されている。制御コマンドの送信と応答には、アシンクロナスパケットを用いて、FCPパケットフレームを送ることで制御できる。

【0090】静止画用プロトコルは、図10(B)に示す如くアイソクロナスパケット構成は、データ部にAV/CプロトコルにあるようなCPI等は含まない、ノーマルな構成とする。このデータ領域に、以下のモードによって区別される色信号の構成でデータが入る。

【0091】そのモードとは、

モード0: YUV (4:4:4) フォーマット

モード1、モード3: YUV (4:2:2) フォーマット

モード2: YUV (4:1:1) フォーマット

モード4: RGB フォーマット

モード5: Y (Mono) フォーマット

で分けられ、この構成に、Y、U、V、R、G、Bそれぞれ8ビットの画素データが入っている。

【0092】また、静止画用プロトコルではAV/CプロトコルのようなFCPは存在せず、トランザクションレイヤからは書き込みだけが行われるものとする。

【0093】以下、ビデオ/カメラスイッチ手段12を操作して本実施形態の電子機器をデジタル動画カメラ&レコーダからデジタル静止画カメラ&レコーダへ切り換えた後の動作を説明する。

【0094】コントローラ6は、ビデオ/カメラスイッチ手段12の切り換えを検出した後、1394シリアルバス13のリセット動作とバスマネージメント構造の再構築とを行うために、1394I/F回路5のバス制御を一時中止する。

【0095】そして、デジタルカメラ(第2ユニット)のシステム構成にしたユニット制御を行い、C&Sレジスタ10をデジタルカメラ用に設定する。次に、1394I/F回路5のノード情報を第1のコンフィグレーションROM8から第2のコンフィグレーションROM9に変更するために、I/F制御及びアドレス変換回路7のアドレス設定を変える。即ち、コンフィギュレーションROM8、9は前述したアドレス空間上、異なるアドレスに配されており、これらを選択するためにアドレスの設定を切替える。

【0096】その後、リセット状態にあった1394バス13のマネージメント構造を再構築するために、1394I/F回路5のバス接続を復元する。これによって本実施形態の電子機器は、新規バスマネージメント構造と第2のコンフィグレーションROM9内のノード情報とによって静止画サブ通信プロトコルを有するデジタル静止画カメラ&レコーダとしてその後定義される。ここで、この定義は図5のシステム中バスマネージメントを制御するルートノードによって検知され、システム上記で認識される。

【0097】このようにして本実施形態の電子機器がデジタル静止画カメラ&レコーダとして動作する場合、相手ノードは一般にパソコンが想定される。このとき撮像部1で撮像された画像信号は、カメラ処理部3でパソコン(PC)の要求にあった形態の画像データに変換され、ベースバンド画像信号sig2としてスイッチ回路4を経て1394I/F回路5から1394バス13を介してパソコン(PC)に送られる。このとき、上記静止画用のサブ通信プロトコルが利用される。

【0098】これと同時に、PCからはコマンドが送られ、それがC&Sレジスタ10に記憶されることによってデジタル静止画カメラ&レコーダとしての設定が行われている。このとき、デジタル動画カメラ&レコーダユニット(第1ユニット)は1394バス13から見えていない。

【0099】図11は、上述のような本実施形態におけるデジタルビデオ(動画)装置とデジタルカメラ(静止画)装置との切り換え動作を示すフローチャートである。コントローラ6には、このフローに沿ったソフトウェアや第1、第2ユニットを利用した通信時に使用するサブ通信プロトコルが組み込まれている。

【0100】図11において、まずステップS1でコントローラ6は、デバイスモードの変化があったかどうか、すなわち、ビデオ/カメラスイッチ手段12の切り換えがあったかどうかを検出する。ここで、モード変化を検出すると、ステップS2に進んで1394バス13のリセット動作を開始し、1394シリアルバスI/F回路5におけるバス制御を一時中止する。

【0101】そして、ステップS3で、上記ビデオ/カメラスイッチ手段12の操作によって本実施形態の電子機器がデジタル動画カメラ&レコーダ(第1ユニット)に切り換えられたのか、それともデジタル静止画カメラ&レコーダ(第2ユニット)に切り換えられたのかを判定する。

【0102】ここで、デジタルビデオ(動画カメラ&レコーダ)に切り換えられた場合は、ステップS4に進み、デジタルビデオのシステム構成に対応したユニット制御を行い、更にステップS5でC&Sレジスタ10をデジタルビデオ用に設定するとともに、ステップS6で

1394I/F回路5のノード情報を第1のコンフィグ

レーションROM 8に格納されている情報に設定するために、I/F制御及びアドレス変換回路7のアドレス設定を変える。

【0103】一方、上記ステップS3にてデジタルカメラ（静止画カメラ&レコーダ）に切り換えられたと判断した場合は、ステップS7に進み、デジタルカメラのシステム構成に対応したユニット制御を行い、更にステップS8でC&Sレジスタ10をデジタルカメラ用に設定するとともに、ステップS9で1394 I/F回路5のノード情報を第2のコンフィグレーションROM 9に格納されている情報に設定するために、I/F制御及びアドレス変換回路7のアドレス設定を変える。

【0104】上記ステップS4～S6、あるいはステップS7～S9の処理の後、ステップS10で、上記ステップS2にて開始された1394バス13のリセット状態を解除し、1394 I/F回路5のバス接続を復元する。そして、次のステップS11で切り換え後のルートノードにより新規バスマネージメント処理を行うことによって、コンフィグレーションROM 8もしくは9の内容に従い本実施形態の電子機器をAV/Cプロトコルを有するデジタル動画カメラ&レコーダあるいは静止画サブ通信プロトコルを有する静止画カメラ&レコーダとして認識する。

【0105】以上詳しく説明したように、本実施形態によれば、異なるサブ通信プロトコルを選択的に使用し、1394 I/F回路5を介してデータ通信を行うことができる。この場合において、同時に動作することができないユニットが複数内蔵されている装置（図5のような構成を持つ装置）では、ユニット別にC&Sレジスタ10を持つ必要がない。また、アタッチメントの装着などによりノード情報の変更が必要な場合も、1394バス13のマネージメント構造の再設定を独自に行うことができる。

【0106】

【発明の効果】本実施例による電子機器は上述の如くコンフィギュレーションROMとして複数の機能ユニット及び複数のサブ通信プロトコルを示す情報を記憶し、これらをシステムが選択的に用いることができる様にしたので、複数の機能中の1つ、複数のサブ通信プロトコルの1つを選択できる。

【図面の簡単な説明】

【図1】1394シリアルバスを用いて構成される通信システムの一例を示す図である。

【図2】1394シリアルバスのレイヤー構造を示す図である。

【図3】1394シリアルバスにおけるアドレス空間の割り当てを説明するための図である。

【図4】図3にてアドレスが割り当てられているコンフィグレーションROMに配されたデータを示す図である。

【図5】本件発明の1実施例としての通信システムを示す図である。

【図6】図5のシステムにおける通信サイクルを説明するための図である。

【図7】図5のシステム中のカメラ&レコーダの詳細な構成を示す図である。

【図8】図7の装置のコンフィグレーションROMとして格納されたノード情報を説明するための図である。

【図9】図7の装置において実行される各サブ通信プロトコルによって通信されるパケット内のデータ配置を示す図である。

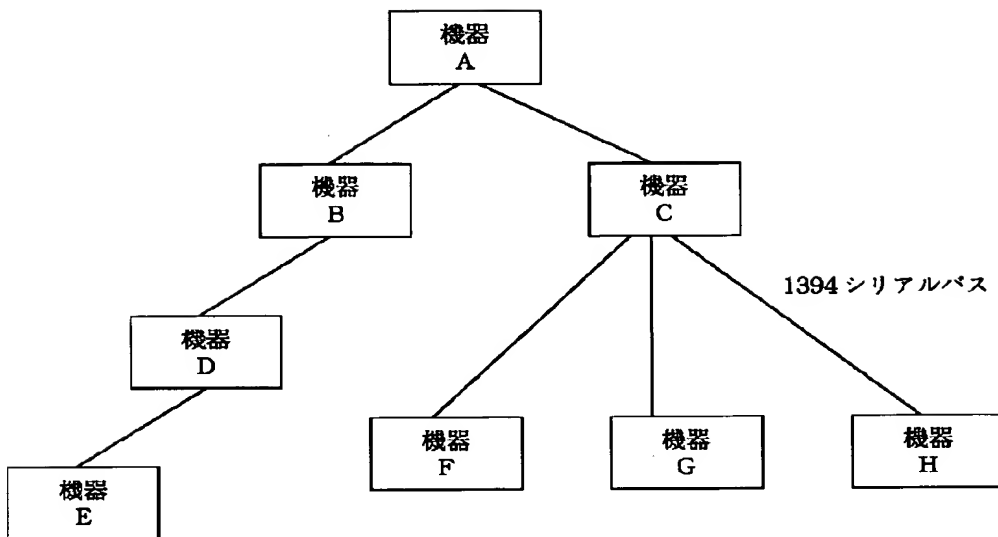
【図10】図9を更に詳細に示す図である。

【図11】図5のシステムにおいて機能及びサブ通信プロトコルを選択する動作を説明するためのフローチャートである。

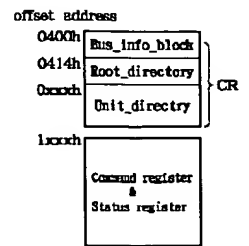
【符号の説明】

- 1 撮像部
- 2 ビデオ処理部
- 3 デジタルカメラ処理部
- 4 スイッチ回路
- 5 インターフェース（I/F）回路
- 6 インターフェースコントローラ
- 7 インターフェース制御及びアドレス変換回路
- 8、9 コンフィグレーションROM
- 10 C&S（コマンド&ステータス）レジスタ
- 11 制御部
- 12 ビデオ/カメラ切換スイッチ
- 13 IEEE1394シリアルバス
- 19 バスリセット回路
- 20 記録再生部

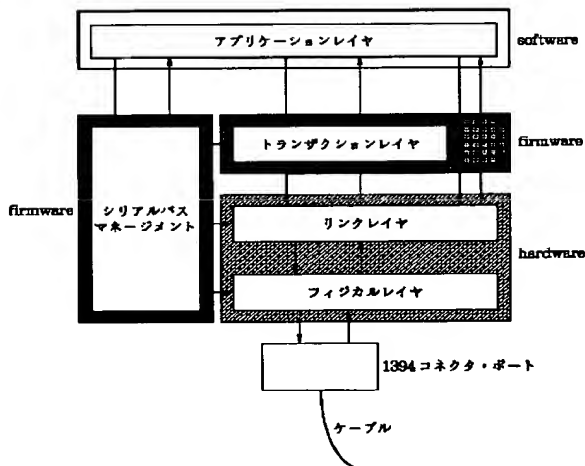
【図1】



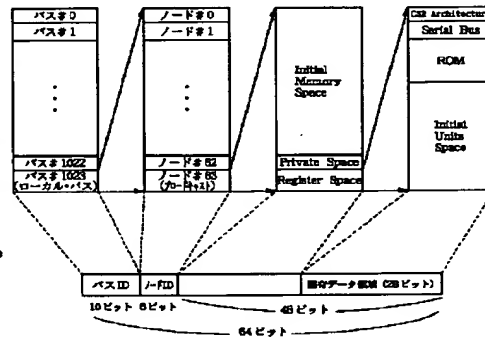
【図4】



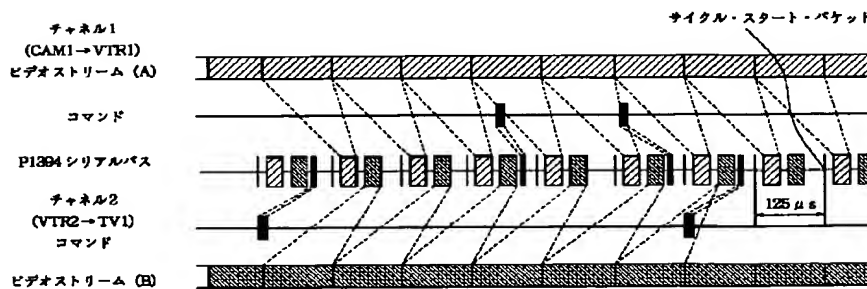
【図2】



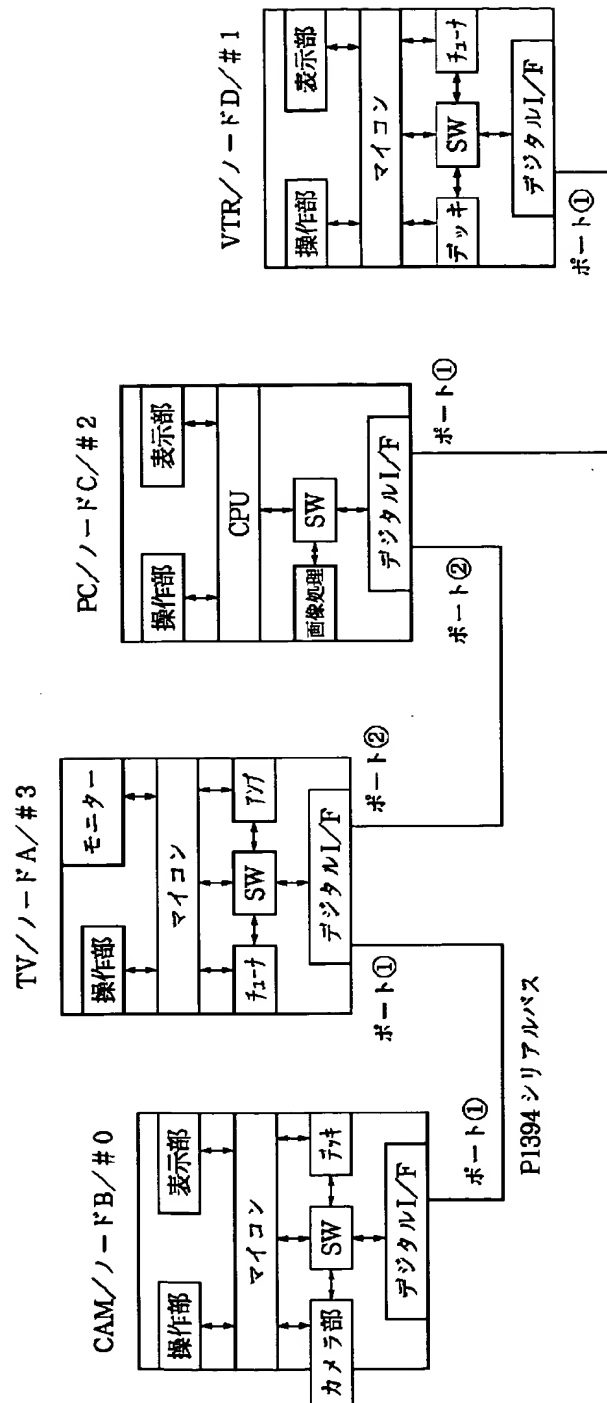
【図3】



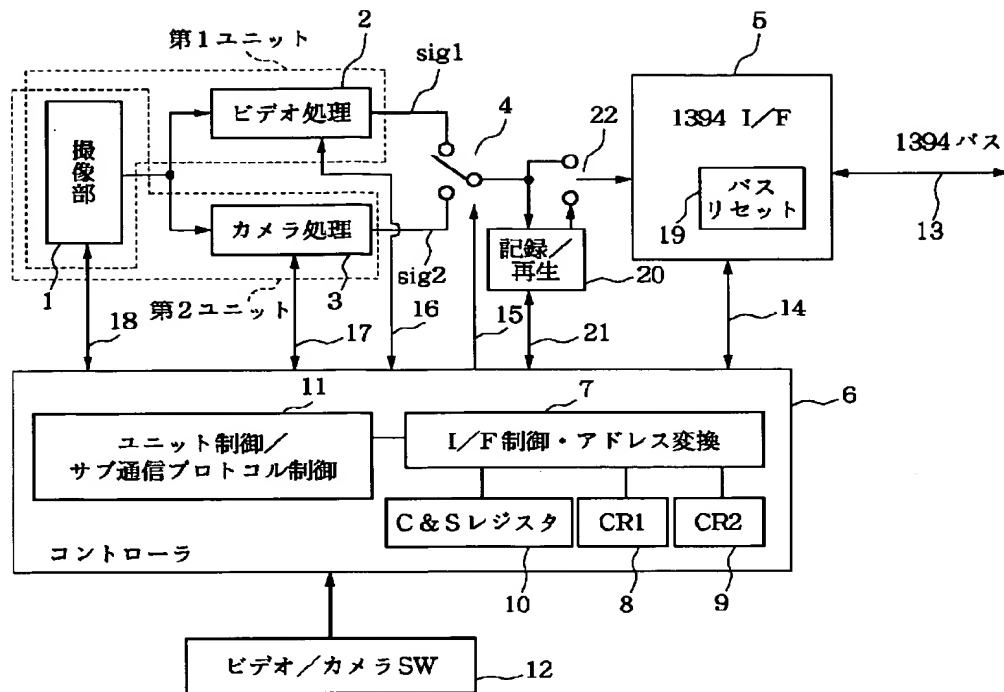
【図6】



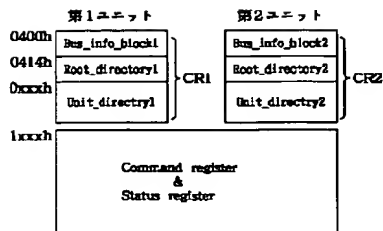
【図5】



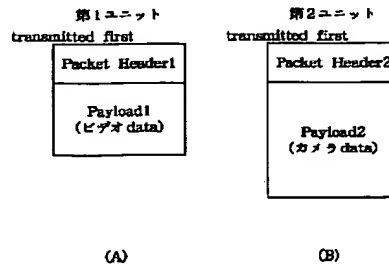
【図7】



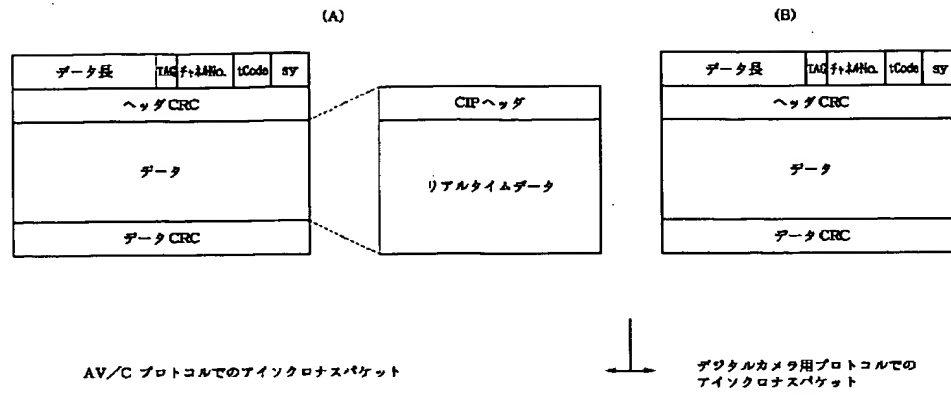
【図8】



【図9】



【図10】



【図11】

